



SOITEC ANNONCE L'ADOPTION DE SA TECHNOLOGIE FD (*FULLY DEPLETED*) POUR LES NOUVELLES PLATES-FORMES MOBILES

ST-Ericsson a sélectionné la technologie de transistors à structure planaire dite totalement 'déplétée' (FD) pour sa prochaine génération de processeurs NovaThor™ de haute performance et basse consommation

Bernin, France – le 12 mars 2012 – Soitec (Euronext), leader mondial de la génération et de la production de matériaux semi-conducteurs d'extrêmes performances pour l'électronique et l'énergie, annonce que ST-Ericsson, l'un des premiers fournisseurs mondiaux de semi-conducteurs et de plates-formes de communications sans fil, a sélectionné la technologie de transistors à structure planaire dite totalement 'déplétée' sur silicium sur isolant (FD-SOI) pour les plates-formes mobiles de nouvelle génération. Les substrats innovants de Soitec – présentant une couche de silicium extrêmement mince qui prédétermine des caractéristiques critiques du transistor – forment la base sur laquelle ces transistors 'fully depleted' sont fabriqués.

« La prochaine génération de terminaux mobiles destinés au grand public exigera une plus grande facilité d'utilisation et des performances plus élevées sans diminuer la durée de vie des batteries », explique Louis Tannyeres, chief chip architect chez ST-Ericsson. *« En plus d'innovations au niveau de la conception générale du système, il est primordial de pouvoir s'appuyer sur les derniers progrès effectués dans le domaine de la technologie silicium pour apporter de nouvelles performances et une plus grande efficacité énergétique. Les résultats de nos travaux avec STMicroelectronics sur le procédé FD-SOI ont démontré que cette technologie est capable d'offrir ces avantages à un coût compétitif et en apportant une forte différenciation à nos solutions. »*

Les plaques de Soitec permettent d'améliorer les performances dans la gamme de produits NovaThor™ tout en réduisant la consommation au niveau de la batterie – au point de pouvoir constater jusqu'à 35% de baisse de cette consommation en condition de performance maximale. Pour les utilisateurs finaux, cela se traduira entre autres par des terminaux mobiles pouvant offrir quatre heures supplémentaires de navigation Internet à haute vitesse ou jusqu'à un jour supplémentaire d'autonomie.

Paul Boudre, Directeur général délégué de Soitec, commente : *« La technologie FD représente une option à moindre risque pour les fournisseurs de circuits comme ST-Ericsson, qui souhaitent tirer parti des avantages offerts par les architectures de transistors totalement 'déplétés' tout en continuant à utiliser les méthodologies de conception et de fabrication existantes. Cette annonce représente la première étape industrielle vers une technologie CMOS planaire FD, des années avant que d'autres procédés soient disponibles de la part des fondeurs. Soitec est pleinement en mesure de fournir les capacités de production de plaques requises et d'aider les industriels à accélérer l'adoption de la technologie de transistors à structure planaire totalement 'déplétée' pour les principales applications mobiles. »*

« STMicroelectronics et ses partenaires - le Lti, Soitec et IBM - ont investi plusieurs annes de R&D dans la technologie FD-SOI. STMicroelectronics a d'ailleurs rcemment mis en exergue la diffrenciation fondamentale qu'amne cette technologie compare à la technologie CMOS conventionnelle, tant au niveau des performances que de l'efficacit nergtique sur des circuits gravs en 28 nm et au-delà », explique Jol Hartmann, assistant general manager, Technology R&D, chez STMicroelectronics. « Cette combinaison d'avantages rend la technologie FD-SOI particulirement adapte aux applications pour terminaux sans fil et tablettes. Elle offre les bnfices du transistor totalement 'dplt', qu'amne galement la technologie à transistor vertical de type FinFET, mais reste planaire comme la technologie conventionnelle. De plus elle permet de mettre en uvre des techniques avances de contrle du transistor (type 'back-bias' par contrle sous la couche isolante d'oxyde) qui ne sont pas utilisables avec les transistors FinFETs. Nous sommes ravis que ST-Ericsson l'ait choisie pour ses prochaines gnrations de produits. »

Alors que de nouveaux usages et types de produits poussent les fabricants de semi-conducteurs à aller au-delà du nud technologique 28 nm, il appart clairement que la technologie de fabrication CMOS traditionnelle, fonde sur l'utilisation de silicium massif, n'est plus capable d'optimiser performance et consommation. Les plaques FD permettent de raliser une architecture de transistor planaire et totalement 'dplte' — une avance majeure grce à laquelle les fabricants de semi-conducteurs pourront contourner les obstacles de la technologie CMOS classique et concevoir des processeurs de nouvelle gnration moins gourmands en nergie pour smartphones et autres appareils mobiles. Cette architecture est essentielle pour dployer une technologie qui rsout, à moindre complexit, les problmes de miniaturisation, de fuites de courant et de variabilit des transistors rencontrs avec la technologie CMOS, à partir du nud 28nm.

A propos de la technologie Fully Depleted

Les plaques utilises pour la technologie de transistors à structure planaire totalement 'dplte' (Fully Depleted — FD) sont composes d'une couche de silicium extrmement mince sur une couche isolante d'oxyde (Buried Oxide ou BOx). Elles confrent des proprits spcifiques aux transistors fabriqus dans cette couche de silicium. Idalement adaptes aux applications mobiles et multimdia « grand public », ces plaques permettent de rduire la consommation d'nergie jusqu'à 40 % par rapport à la technologie CMOS traditionnelle, à performances quivalentes. De mme, les processeurs raliss à l'aide de plaques FD peuvent voir leurs pics de performance amliors jusqu'à 60 %, en fonction des optimisations de design. De plus, lorsque la tension d'alimentation est descendue à des valeurs trs basses (0,7V et moins), les performances atteintes restent exceptionnelles, de sorte qu'un fonctionnement ultra-basse consommation des appareils mobiles est envisageable dans de nombreux scnarios d'utilisation.

D'autre part, les plaques FD sont utilises sur les lignes de production de la filiere CMOS traditionnelle, et partagent de nombreuses tapes de fabrication des transistors avec cette dernire. Enfin, l'utilisation de ces plaques rduit de 10 % le nombre d'tapes ncessaires pour fabriquer les puces, conduisant à un ct de produit fini trs comptitif.

À propos de Soitec

[Soitec](http://www.soitec.com) (Euronext Paris) est une entreprise industrielle internationale dont le cœur de métier est la génération et la production de matériaux semi-conducteurs d'extrêmes performances. Ses produits, des substrats pour circuits intégrés (notamment à base de SOI - Silicium On Insulator) et des systèmes photovoltaïques à concentration (CPV), ses technologies Smart Cut™, Smart Stacking™ et Concentrix™ ainsi que son expertise en épitaxie en font un leader mondial. Soitec relève les défis de performance et d'efficacité énergétique pour une large palette d'applications destinées aux marchés de l'informatique, des télécommunications, de l'électronique automobile, de l'éclairage et des centrales solaires à forte capacité. Soitec a aujourd'hui des implantations industrielles et des centres de R&D en France, à Singapour, en Allemagne et aux Etats-Unis. Des informations complémentaires sont disponibles sur le site Internet www.soitec.com.

Contact Presse française

H&B Communication

Marie-Caroline Saro

+33 1 58 18 32 44 / +33 6 70 45 74 37

mc.saro@hbcommunication.fr

Claire Flin

+33 1 58 18 32 53 / +33 6 82 92 94 47

c.flin@hbcommunication.fr

Investor Relations

Olivier Brice

+33 (0)4 76 92 93 80

olivier.brice@soitec.com

International Media Contact

Camille Darnaud-Dufour

+33 (0)6 79 49 51 43

(any time zone)

camille.darnaud-dufour@soitec.com

#